

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-186787

(43)Date of publication of application : 03.07.1992

(51)Int.Cl.

H01S 3/18  
H01L 21/205

(21)Application number : 02-314006

(71)Applicant : HITACHI LTD

(22)Date of filing : 21.11.1990

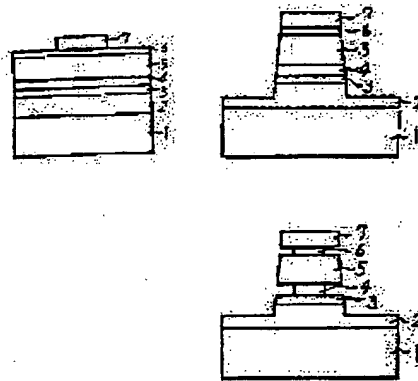
(72)Inventor : ONO TOSHIHIRO  
KIRIHARA TOSHIO

## (54) MANUFACTURE OF SEMICONDUCTOR DEVICE

## (57)Abstract:

PURPOSE: To bury both sides of the active layer of a semiconductor device with a high resistance InP layer by letting P supply gas such as PH<sub>3</sub> gas and organic metal gas, which contains Fe and Co, flow inside a reaction tube.

CONSTITUTION: InGaAP2, an InP layer 3, an InGaAsP active layer 4, an InP layer 5, InGaAsP6 are crystal-grown in order on an InP substrate 1. Thereon, SiO<sub>2</sub>7 is patterned by ordinary photolithography method, and by dry etching, a ridge is made. Then, a wafer is put in an etchant to etch the InGaAsP layer. This is put in a MOCVD device, and the iron and the cobalt of phosphine gas and organic metal gas are let flow at the same time, and the wafer is heated in PH<sub>3</sub>, Fe, Co atmosphere 11. Since Fe and Co are flowing, those are taken in at mass transport, and a high-resistance buried layer 12 is formed.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-186787

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)7月3日

H 01 S 3/18  
H 01 L 21/205

9170-4M  
7739-4M

審査請求 未請求 請求項の数 3 (全3頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平2-314006

⑰ 出 願 平2(1990)11月21日

⑱ 発 明 者 大 野 智 弘 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑲ 発 明 者 梶 原 俊 夫 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

1. III-V化合物半導体よりなる能動層とのヘテロ構造を有する半導体装置の製造方法において、上記能動層の両側面を高低抗InPで埋め込むために、マストランSPORTを用いたことを特徴とする半導体装置の製造方法。

2. 請求項1に記載の半導体装置の製造方法において、Pを供給するガスと、InPを結合して半導体性を示すガスとを同時に流しながら前記マストランSPORTを行う半導体装置の製造方法。

3. 請求項1に記載の半導体装置の製造方法において、前記能動層が注入されたキャリアにより光を放出するための活性層である半導体装置の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は半導体装置の製造方法に係り、特に半導体レーザや進行波型光増幅器などの半導体装置の製造に適した方法に関する。

【従来の技術】

従来から行われていたマストランSPORT法について説明する。

第2図の様に、InP基板1上にInGaAsPウェーブガイド層2、InPストップInP層3、InGaAsP活性層4、P<sup>+</sup>-InPクラッド層5、P<sup>+</sup>-InGaAsPキャップ層6及びSiO<sub>2</sub>層7を順次積層した後、第3図の様なリッジを形成し、次に第4図の如く選択エッチにより活性層4をエッチングし幅を狭くする。この際に活性層4の両サイドにはすきまができる。このウェハ10を第5図の様にMOCVD装置の石英反応管8内セブタ8上に入れ、磷(P)供給のためにPH<sub>3</sub>ガスが流しながら650℃位で約1時間加熱する。これにより第6図の様に、InP層5からInPが移動し、活性層4の両サイドのすきまを埋め込んでくれる。

〔発明が解決しようとする課題〕

上記従来技術は、マストランスポートで埋め込まれたInP層のキャリア濃度の点について配慮がされておらず、キャリア濃度が $10^{16}\text{cm}^{-3}$ 台でn<sup>+</sup>形のこのInP埋込み層と、P<sup>+</sup>-InPクラッド層との間にpn接合が形成されるので、この部分から電流が流れやすく、活性層へのキャリア注入が減るという問題があった。

本発明は、マストランスポートで埋め込まれるInP層を高抵抗化( $10^{19}\text{cm}^{-3}$ 以上)し、半導体光装置の活性層等、キャリア注入により動作する能動層における注入密度を増やすことを目的とする。

〔課題を解決するための手段〕

上記目的を達成するために、加熱装置を有する反応管内に、PH<sub>3</sub>、ガスの様なP供給ガスと、InPを高抵抗化するFeやCoを含む有機金属ガスを同時に流してやりマストランスポートを行ったものである。

〔作用〕

InGaAsP層のみがエッチングされ、第4図の様にInGaAsP活性層の幅を狭くすることができる。これを第1図の様にMOCVD装置の反応管内に入れ、ホスフィン(PH<sub>3</sub>)ガスと有機金属ガスの鉄(Fe)とコバルト(Co)を同時に流し、PH<sub>3</sub>、Fe、Co雰囲気11内でウェハを650℃位で加熱してやる。

第1図の工程を行うと、第6図に示すようにInP層5のInPがマストランスポート現象を起こしInGaAsP活性層の両サイドのすきまを埋め込んでくれる。この際、反応管内にはInPと結合して半導体性を示すFeとCoが流れているので、マストランスポート時に取り込まれて高抵抗InP埋込層12が形成される。

本発明の方法により、活性層の両サイドを高抵抗InPで埋め込んだ構造をもつ進行波型光アンプは、注入電流が活性層に集中するので高い利得が得られる結果がある。

第7図は半導体レーザに応用した例である。  
InP基板13上に、InGaAsP層14、

InPを高抵抗化するFeやCoを含む有機金属ガスを同時に流しながらマストランスポートを行うとマストランスポートしたInP中にこれらの元素がとり込まれる。それによって高抵抗化されたInPが活性層の両サイドを埋込んでくれる。Fe及びCoはInP中 $10^{19}\text{cm}^{-3}$ 程度の濃度が取り込まれる。

〔実施例〕

第1図及び第2～第6図を今一度用いて、本発明に係る実施例を説明する。以下は、高抵抗InP埋込層を形成した、進行波型光増幅の製造方法に関する。まず第2図の様にInP基板1上にInGaAsP(波長1.15μm)2、InP層3、InGaAsP(波長1.3μm)活性層4、InP層5、InGaAsP(波長1.15μm)6を順次結晶成長する。その上にSiO<sub>2</sub>7を通常のボトリソ工程でパターンを作り、ドライエッチング法により、第3図の様なリッジを形成する。この後ウェハを、硫酸：水：過酸化水素水＝4：1：1エッチング液中に入れる事により

InGaAsP活性層15、InGaAsP層17、InPクラッド層18、InGaAsPキャップ層19、高抵抗InP埋込層15を上述した実施例と同様に形成する。この場合も、従来方法でマストランスポートして埋め込んだものよりも、低しきい値化等に効果がある。

〔発明の効果〕

本発明によれば、半導体装置の能動層の両側面を高抵抗InP層で容易に埋込むことができる。

#### 4. 図面の簡単な説明

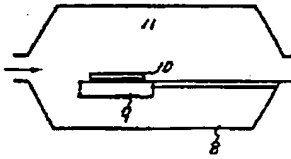
第1図は本発明の実施例に係るマストランスポートの方法を示した図、第2図から第6図は進行波型光増幅の活性層両サイドに高抵抗InP埋込層を形成するためのプロセスを説明するための図、第7図は本発明の方法を利用して半導体レーザの活性層の両側面を埋込んだ構造を説明するための図である。

12、15…高抵抗InP埋込層。

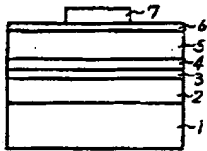
代理人 弁理士 小川啓男

BEST AVAILABLE COPY

第1図

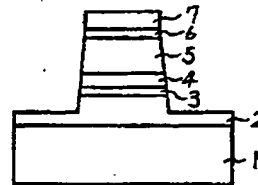


第2図

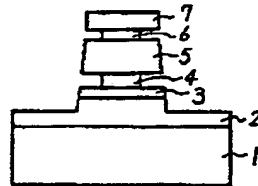


- 1 InP基板
- 2 InGaAsP(波長1.5μm)エピタキヤル層
- 3 InPストッパー層
- 4 InGaAsP(波長1.3μm)活性層
- 5 p-InPクラッド層
- 6 p-InGaAsP(波長1.3μm)エピタキヤル層
- 7 SiO<sub>2</sub>
- 8 MOCVD装置の反応管
- 9 カーボンセアタ
- 10 量子ドット
- 11 PH<sub>3</sub>, Fe, Co 雰囲気

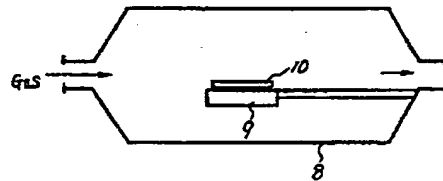
第3図



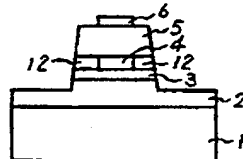
第4図



第5図

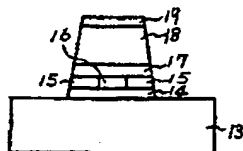


第6図



12 高抵抗InP埋込層

第7図



- 13 InP基板
- 14 InGaAsP層
- 15 高抵抗InP埋込層
- 16 InGaAsP活性層
- 17 InGaAsP層
- 18 InPクラッド層
- 19 InGaAsPエピタキヤル層